

# **ИЗВОД ИЗ КЊИГЕ ПРЕДМЕТА**

<b>Студијски програм: ОАС РСИ</b>			
<b>Назив предмета: Пројектовање дигиталних система</b>			
<b>Наставник/наставници: Вања В. Луковић</b>			
<b>Статус предмета: изборни</b>			
<b>Број ЕСПБ: 6</b>			
<b>Услов: Основи рачунарске технике, Логичко пројектовање рачунара</b>			
<b>Циљ предмета</b> Упознавање са основним компонентама FPGA интегрисаног кола. Упознавање са савременим приступима пројектовања дигиталних кола и система коришћењем FPGA интегрисаног кола: шематски приступ и приступ који се базира на коришћењу HDL језика (Verilog и VHDL); детаљније упознавање са Verilog језиком за описивање хардвера; упознавање са алатима за моделирање хардвера; упознавање са савременим методологијама пројектовања на принципима ASIC (Application Specific Integrated Circuit) и SoC (System on Chip).			
<b>Исход предмета</b> Студент може разумети принципе пројектовања савремених дигиталних кола и система; познаје методологију пројектовања дигиталних кола и система; познаје језике за описивање хардвера и може да пише моделе једноставних дигиталних система коришћењем Verilog језика; може да користи алате за пројектовање (Xilinx ISE Design Suite) и симулацију програмских модела дигиталних кола (ISim, ModelSim).			
<b>Садржај предмета</b> <i>Теоријска настава</i> Увод у пројектовање дигиталних система. Језици за описивање хардвера. Комбинационе и секвенцијалне мреже. Стратегије при пројектовању. Пројектовање подсистема. Аритметички блокови. Регистри и меморије. Технике тестирања кола. Принципи пројектовања са аспекта тестирања. Технике самотестирања. <i>Практична настава</i> Израда практичних задатака коришћењем алата за пројектовање. Моделирање дигиталних система и кола коришћењем Verilog језика. Употреба удаљеног експеримента „Nexys4 DDR FPGA platforma“ за пројектовање дигиталних система коришћењем Verilog језика.			
<b>Литература</b> [1] Вања Луковић, Александар Пеулић, Ђорђе Дамњановић, Радојка Крнета, Приручник за пројектовање дигиталних мрежа коришћењем FPGA интегрисаног кола са примерима, Универзитет у Крагујевцу, Факултет техничких наука у Чачку, бр. стр. 73, ISBN 978-86-7776-212-4, Чачак, март 2017 [2] Samir Palnitkar, Verilog HDL: A Guide to Digital Design and Synthesis, Second Edition, Prentice Hall PTR, 2003 ISBN: 0-13-044911-3 [3] John M. Williams, Digital VLSI Design with Verilog, Springer, 2014, ISBN 978-3-319-04788-1 [4] Meher Krishna Patel, FPGA designs with Verilog and SystemVerilog, <a href="https://buildmedia.readthedocs.org/media/pdf/verilogguide/latest/verilogguide.pdf">https://buildmedia.readthedocs.org/media/pdf/verilogguide/latest/verilogguide.pdf</a> [5] R.C. Cofer, Benjamin F. Harding, Rapid System Prototyping with FPGAs, Elsevier, 2006, ISBN-13: 978-0-7506-7866-7			
<b>Број часова активне наставе: 4</b>	<b>Теоријска настава: 2</b>	<b>Практична настава: 2</b>	
<b>Методe извођења наставе</b> Реализација предавања по моделу интерактивне наставе уз коришћење метода практичног рада.			
<b>Оцена знања (максимални број поена 100)</b>			
<b>Предиспитне обавезе</b>	поена	<b>Завршни испит</b>	поена
Активност у току предавања	5	Писмени испит	20
Практична настава	15	Усмени испит	20
Колоквијум-и	20		
Семинар-и	20		

<b>Студијски програм: ОАС РСИ</b>			
<b>Назив предмета: Функционална верификација дигиталних система</b>			
<b>Наставник/наставници: Урош М. Пешовић</b>			
<b>Статус предмета: изборни</b>			
<b>Број ЕСПБ: 6</b>			
<b>Услов: нема</b>			
<b>Циљ предмета</b> Циљ предмета је овладавање савременим методологијама за верификацију сложених дигиталних система.			
<b>Исход предмета</b> Разумевање односа између верификације и дизајна. Познавање структуре и компоненти које чине верификационо окружење. Способност израде верификационог окружења за верификацију задатог дигиталног система. Познавање УВМ методологије и могућност развоја савремених UVM верификационих окружења коришћењем SystemVerilog језика			
<b>Садржај предмета</b> <i>Теоријска настава</i> Процес пројектовања, дизајна израде и тестирања дигиталних система. Однос верификације и дизајна. Формална и функционална верификација. Објекто оријентисани аспекти SystemVerilog језика. Генерисање случајног тест вектора и ограничавање опсега дозвољених вредности. Структура и компоненте верификационог окружења . Референтни модела. Кодна и функционалне покривеност. UVM методологија. <i>Практична настава</i> Израда практичних задатака коришћењем алата за пројектовање. Моделирање кола коришћењем VHDL и SystemC језика.			
<b>Литература</b> [1] Petković, Predrag M, VHDL i VHDL-AMS podrška projektovanju elektronskih kola i sistema, Elektronski fakultet Niš, 2009, ISBN - 978-86-85195-85-3			
<b>Број часова активне наставе: 5</b>		<b>Теоријска настава:3</b>	<b>Практична настава: 2</b>
<b>Методe извођења наставе</b> Реализација предавања по моделу интерактивне наставе уз коришћење метода практичног рада.			
<b>Оцена знања (максимални број поена 100)</b>			
<b>Предиспитне обавезе</b>	поена	<b>Завршни испит</b>	поена
Активност у току предавања		Писмени испит	20
Практична настава		Усмени испит	20
Колоквијум-и	40		
Семинар-и	20		

<b>Студијски програм: ОАС РСИ, ОАС ИТ</b>			
<b>Назив предмета: Архитектура рачунара</b>			
<b>Наставник/наставници: Урош М. Пешовић</b>			
<b>Статус предмета: обавезни</b>			
<b>Број ЕСПБ: 6</b>			
<b>Услов: нема</b>			
<b>Циљ предмета</b>			
Упознавање са структуром и начином рада класичног von Neumann–овог рачунара, врстама операција и типовима података које оне обрађују; упознавање са хијерархијом меморијског подсистема рачунара и принципима управљања; упознавање са принципима реализације улазно/излазних операција и преносом података унутар рачунара и између рачунара и његовог окружења; упознавање са аспектима архитектуре рачунара неопходних за друге области рачунарске технике као што су програмски преводиоци, оперативни системи и рачунарске мреже.			
<b>Исход предмета</b>			
Студент треба да познаје принцип начин рада von Neumann–овог рачунара и њене основне функционалне јединице; објасни различите инструкцијске формате; објасни како се извршавају инструкције и како се оне представљају на машинском нивоу у контексту асемблерских језика; пише једноставне асемблерске програме; класификује меморијске компоненте према основним карактеристикама; опише принципе меморијске хијерархије и управљања меморијом; опише улогу „кеш“ и виртуелне меморије; објасни технике за управљање улазом/излазом и преносом података; идентификује различите типове магистрала.			
<b>Садржај предмета</b>			
<i>Теоријска настава</i>			
Основна структура von Neumann–овог рачунара. Структура централног процесора. Фазе извршења инструкције: дохватање, декодовање, налажење операнада и извршавање инструкција. Типови инструкција (манипулација подацима, аритметичке и логичке инструкције, инструкције за рад са меморијом и стеком, инструкције скока, улазно/излазне инструкције). Формат инструкције и начини адресирања. Позиви потпрограма и механизам повратка из потпрограма. Машинско програмирање. Меморијски систем и карактеристике меморијских компоненти. Меморијска хијерархија (организација оперативне меморије, „кеш“ меморије и виртуелне меморије). Улазно/излазне операције и прекиди. Магистрале и арбитражија. Програмирани улаз/излаз. Улаз/излаз управљан прекидима. Директан приступ меморији.			
<i>Практична настава</i>			
Практична примена и провера стечених знања кроз решавање задатака и писање асемблерских програма и извршавање на симулаторима архитектурама рачунара.			
<b>Литература</b>			
[1] William Stallings, Organizacija i arhitektura računara: projekat u funkciji performansi, CET, Beograd, 2012, ISBN: 978-86-7991-361-6			
[2] Јован Ђорђевић, Архитектура рачунара : едукациони рачунарски систем: архитектура и организација рачунарског система, Академска мисао, Београд, 2002, ISBN: 86-7466-090-8			
[3] Andrew Tanenbaum, Arhitektura i organizacija računara, Mikro knjiga, Beograd, 2007, ISBN - 978-86-7555-314-4			
[4] Kip Irvine, Assembly language for x86 processors, 7th Edition, Pearson, 2014, ISBN: 978-0-13-376940-1			
<b>Број часова активне наставе: 4</b>		<b>Теоријска настава:2</b>	<b>Практична настава:2</b>
<b>Методе извођења наставе</b>			
Реализација предавања по моделу интерактивне наставе уз коришћење метода практичног рада.			
<b>Оцена знања (максимални број поена 100)</b>			
<b>Предиспитне обавезе</b>	поена	<b>Завршни испит</b>	поена
Активност у току предавања		Писмени испит	30
Практична настава	20	Усмени испит	30
Колоквијум-и	20		
Семинар-и			